

## EXPLORAÇÃO DO ESPAÇO DE PROJETO DO CRITÉRIO DE SIMILARIDADE SATD APLICADO A BLOCOS DE TAMANHO 4X4 E 8X8 NA CODIFICAÇÃO DE VÍDEOS

**DOMINGUES, Julio; SILVEIRA, Dieison; POSSANI, Vinicius;**

Grupo de Arquiteturas e Circuitos Integrados – GACI  
Universidade Federal de Pelotas

**DA ROSA, Leomar; AGOSTINI, Luciano;**

Grupo de Arquiteturas e Circuitos Integrados – GACI  
Universidade Federal de Pelotas

### 1 INTRODUÇÃO

A codificação de vídeos digitais é muito importante, pois os vídeos possuem grandes quantidades de dados quando possuem alta resolução. Tendo em vista que este tipo de mídia pode ser reproduzido em diversos tipos de aparelhos, como computadores, celulares, televisores digitais, câmeras fotográficas e filmadoras, entre outros, a compressão de dados é requerida para facilitar o armazenamento e a transmissão dos mesmos. É possível notar que vídeos digitais possuem muitas regiões semelhantes ou idênticas e a codificação de vídeo busca explorar a redundância nestas regiões com o objetivo de reduzir o tamanho do vídeo sem diminuir a sua qualidade.

Neste contexto, o padrão H.264/AVC surge como o mais novo padrão de codificação de vídeos (RICHARDSON, 2003) tendo um aumento significativo na taxa de compressão para uma mesma qualidade quando comparado a padrões anteriores. Isso se deve ao fato de o padrão introduzir o uso de blocos de tamanhos variáveis, a predição intra-quadro realizada no domínio espacial, a utilização de múltiplos quadros de referência para a predição inter-quadros, entre outros (AGOSTINI, 2007). Um aspecto importante para o estudo e desenvolvimento do padrão H.264/AVC é o fato de que ele foi adotado pelo Sistema Brasileiro de TV Digital. A Figura 1 apresenta um diagrama dos módulos do codificador H.264/AVC.

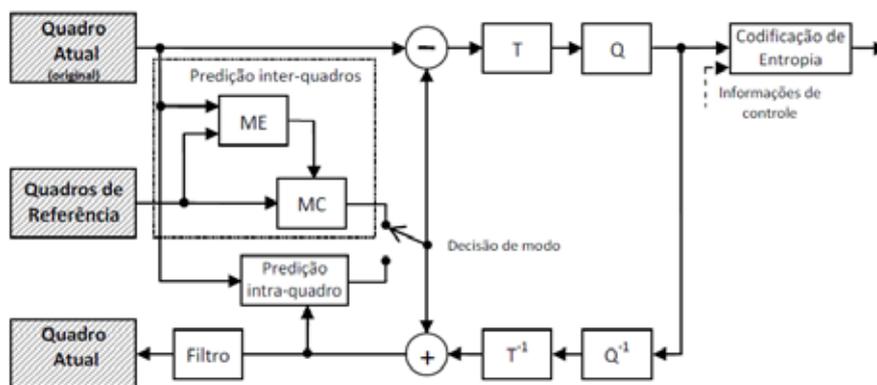


Figura 1. Diagrama de blocos do codificador H.264/AVC.

Um dos principais módulos do codificador é o módulo da ME (Estimação de Movimento). Neste módulo, aplicam-se algoritmos de busca para encontrar, em um quadro já codificado, o bloco mais semelhante ao bloco que está sendo codificado no quadro atual. Para decidir qual será o melhor casamento entre o bloco do quadro atual em relação ao quadro de referência, utiliza-se um critério de similaridade (AGOSTINI, 2007). O critério de similaridade gera um valor para cada bloco comparado e o melhor bloco para substituir o bloco atual é escolhido pelo menor valor gerado pelo critério de similaridade.

Existem vários critérios de similaridade na literatura, entre eles estão o Erro Quadrático Médio (MSE), o Erro Absoluto Médio (MAE), a Soma das Diferenças Absolutas (SAD), e também o critério abordado neste trabalho, que é a Soma das Diferenças Absolutas Transformadas (SATD), (KUHLMAN, 1999). O SATD é o critério de similaridade que apresenta os melhores resultados para a codificação de vídeos, permitindo maiores taxas de compressão ou vídeos comprimidos com maior qualidade. Quando o critério SATD é usado, a subtração do bloco atual pelo bloco candidato é realizada e, então, é aplicada a transformada Hadamard 2-D sob os resultados da subtração. Os resultados da Hadamard 2-D são somados para gerar a distorção do bloco candidato em relação ao bloco original. Este trabalho apresenta uma exploração do espaço de projeto de arquiteturas de hardware para o SATD, considerando blocos de tamanho 4x4 e 8x8, onde arquiteturas com diferentes estágios de pipeline são avaliadas.

## 2 METODOLOGIA

A Hadamard 2-D é uma transformada bastante simples, pois é composta apenas por somas, subtrações e algumas divisões por dois, que podem ser realizadas com o deslocamento de um bit a direita (AGOSTINI, 2007) (VCEG, 2010). Sendo assim, o uso da Hadamard 2-D no cálculo do SATD obtém bons resultados, sem aumentar muito a complexidade do critério de similaridade.

Para o cálculo do SATD 4x4, foram desenvolvidos alguns módulos utilizando a linguagem VHDL. A arquitetura recebe como entrada dois blocos 4x4, onde cada bloco possui 16 amostras. Como saída, é gerado um único valor que será usado na decisão de qual é o bloco candidato mais semelhante ao bloco atual. Entre os módulos desenvolvidos está o módulo para o cálculo da diferença entre os dois blocos, o qual subtrai cada amostra do bloco atual por cada amostra do bloco candidato. Os resultados da subtração são enviados para a unidade responsável por obter os valores absolutos e após, aplica-se a Transformada Hadamard nestes valores. Para isso, foi desenvolvido um módulo responsável pelo cálculo da transformada. Após ter os valores transformados, basta somá-los para obter o valor final do SATD. A Figura 2 ilustra o diagrama de blocos do sistema, no qual os quatro módulos desenvolvidos podem ser observados.

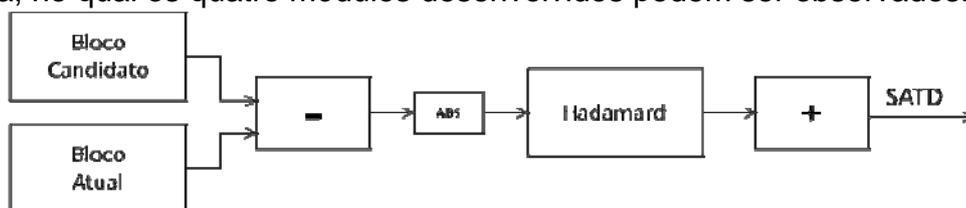


Figura 2. Diagrama de blocos dos módulos da arquitetura SATD 4x4.

Na arquitetura SATD 8x8 a mesma estrutura foi aplicada para blocos 8x8 com 64 amostras. Com isso, os módulos tiveram um aumento em área, passando a ser quatro vezes maiores em relação à arquitetura 4x4. Além disso, o algoritmo para o cálculo da Hadamard 8x8 é mais complexo devido ao grande número de amostras de entrada. Com o objetivo de evitar um grande aumento em processamento e não perder desempenho foram utilizadas duas Hadamard de 1-D, explorando o princípio da separabilidade da transformada 2-D. Assim, as amostras passam pelo primeiro módulo da transformada para obter o resultado intermediário e em seguida pelo segundo módulo, obtendo ao final uma Hadamard 2-D, (VCEG, 2010) . A passagem pelo segundo módulo é realizada com os valores transpostos em relação à primeira passagem. Dessa forma, é possível obter um módulo mais simples para o cálculo da transformada.

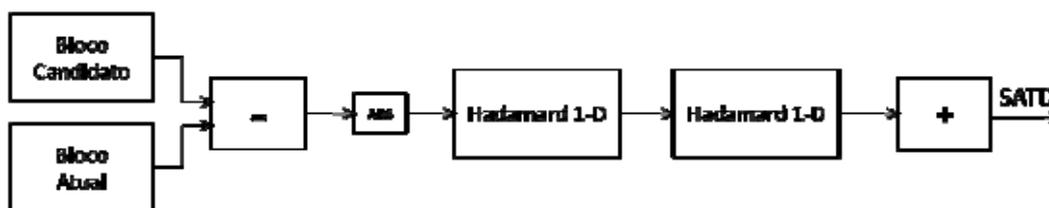


Figura 3. Diagrama de blocos dos módulos da arquitetura SATD 8x8.

Tanto na versão 4x4 quanto na versão 8x8, foram avaliadas diversas configurações de pipeline, onde os critérios de consumo de hardware e taxa de processamento foram avaliados. Na próxima seção são apresentados os resultados de síntese apenas para as versões com melhor desempenho.

### 3 RESULTADOS E DISCUSSÕES

As arquiteturas foram descritas em VHDL na ferramenta **ISE** da **Xilinx versão 10.1**, usando a família de **FPGA Virtex2p** com o dispositivo **XC2VP30** (XILINX INC, 2010). Os resultados de síntese são apresentados nas Tabelas 1 e 2. A Tabela 1 apresenta os resultados para a arquitetura SATD 4x4 que usa 10 estágios de *pipeline*, enquanto que a Tabela 2 apresenta os resultados de síntese para a arquitetura SATD 8x8 com dois estágios de *pipeline*.

Tabela 1. SATD 4x4 com 10 estágios de pipeline.

Número de Slices	858 (6%)
Número de Slice Flip Flops	1.535 (5%)
Número de LUTS com 4 entradas	1.120 (4%)
Período Mínimo	2,800ns)
Frequência Máxima	357,079 MHz

Tabela 2. SATD 8x8 com 2 estágios de pipeline.

Número de Slices	3.838 (28%)
Número de Slice Flip Flops	2.226 (8%)
Número de LUTS com 4 entradas	6.507 (23%)
Período Mínimo	10,101ns
Frequência Máxima	99,005MHz

Os resultados da Tabela 2 apresentam um consumo de recursos de hardware mais expressivo, em função da transformada 8x8 que foi implementada. Tal consumo de recursos de hardware pode ser um limitante em implementações do codificador ou decodificador de vídeo em hardware onde seja necessário utilizar várias unidades deste módulo.

Considerando uma resolução de alta definição (1920 X 1080, também chamada de *Full HD*) e utilizando o algoritmo de busca *Full Search* (KUHM, 1999), com área de busca de 16 X 16 pixels, é possível alcançar uma taxa de processamento de 16 quadros por segundo na arquitetura 4x4. Com isso, serão necessários dois módulos do SATD 4x4 para atingir o processamento em tempo real. Já na arquitetura 8x8, com mesma resolução e as mesmas configurações, os resultados foram de 37 quadros por segundo e apenas um módulo do SATD 8x8 é suficiente para atingir o processamento em tempo real.

#### 4 CONCLUSÕES

Este trabalho apresentou a exploração do espaço de projeto do critério de similaridade SATD aplicado a blocos de tamanho 4x4 e 8x8 na codificação de vídeos, propondo uma alternativa para atingir maior qualidade ou maior compressão.

As arquiteturas desenvolvidas neste trabalho podem ser introduzidas no módulo da ME do padrão H.264/AVC, como também podem ser usadas em outros padrões. Dessa forma, utilizando o critério de similaridade SATD, é possível atingir maior qualidade no vídeo comprimido sem diminuir a taxa de compressão, ou também atingir maior compressão sem diminuir a qualidade do vídeo.

#### 5 REFERÊNCIAS

RICHARDSON, I. **H.264/AVC and MPEG-4 Video Compression – Video Coding for Next-Generation Multimedia**. Chichester: John Wiley and Sons, 2003.

AGOSTINI, Luciano. **Desenvolvimento de Arquiteturas de Alto Desempenho Dedicadas à Compressão de Vídeo Segundo o Padrão H.264/AVC**. Agosto de 2007. Doutorado em Computação, Universidade Federal do Rio Grande do Sul. Porto Alegre, agosto de 2007.

KUHM, P. **Algorithms, Complexity Analysis and VLSI Architectures for MPEG-4 Motion Estimation**. Boston: Kluwer Academic Publisher, 1999.

VCEG. **JM Reference Software 17.2**. Disponível em <<http://iphome.hhi.de/suehring/tml>>. Acessado em agosto de 2010.

XILINX INC. **Virtex-II Pro and Virtex-II Pro X Platform FPGAs: Complete Data Sheet**. [S.l.], 2005. Disponível em: <[www.xilinx.com](http://www.xilinx.com)>. Acesso em agosto de 2010.