



Implementação e Validação de uma Unidade de Ponto Flutuante para uma Arquitetura Reconfigurável

Autor(es): SILVA, Mateus Grellert da; RUTZIG, Mateus B.; BECK FILHO, Antônio Carlos S.; MATTOS, Júlio C. B.; CARRO, Luigi

Apresentador: Mateus Grellert da Silva

Orientador: Júlio Carlos Balzano de Mattos

Revisor 1: Luciano Volcan Agostini

Revisor 2: Leomar Soares da Rosa Jr.

Instituição: Universidade Federal de Pelotas - UFPel

Resumo:

Atualmente, os sistemas embarcados apresentam duas características principais: a diversidade de funcionalidades e a heterogeneidade de aplicações. Esses fatores resultam em um aumento na complexidade dos projetos envolvendo sistemas embarcados. Desta maneira, visando a uma implementação mais eficiente destes dispositivos, projetistas buscam soluções inovadoras que mantenham o consumo de energia consumida o mais baixo possível com o máximo de desempenho possível. Como a aceleração da execução pelos processadores superescalares está estagnada e a extração do paralelismo seguindo o modelo de von Neumann está chegando a um limite, arquiteturas dataflow podem representar uma solução para esse problema. No entanto, arquiteturas desse tipo ocupam uma área inviável para dispositivos embarcados. Arquiteturas reconfiguráveis, por sua vez, surgem como uma solução viável para esse conflito. Estes sistemas possibilitam uma alta exploração de paralelismo e sua implementação é factível nas tecnologias atuais. Assim, este trabalho utiliza como base uma arquitetura reconfigurável acoplada a um processador MIPS R3000. O sistema reconfigurável possui um mecanismo especial (hardware de tradução binária), responsável por procurar trechos apropriados para execução no hardware reconfigurável, que é composto de várias unidades funcionais. Dessa forma, trechos de código podem ser executados nesta arquitetura reconfigurável em um único ciclo, obtendo-se aceleração na execução sem a necessidade de recompilação de programas já existentes: o processo é totalmente transparente. O objetivo deste trabalho foi a implementação em VHDL de unidades funcionais para operações em ponto flutuante que fazem parte desta arquitetura reconfigurável, visto que, até então, o sistema utilizado realizava operações somente sobre dados inteiros. Essa implementação é necessária, pois o suporte a operações em ponto flutuante implica um aumento significativo nas aplicações compatíveis com a arquitetura. Além disso, são apresentadas a validação e resultados de síntese das unidades de ponto flutuante em FPGA.